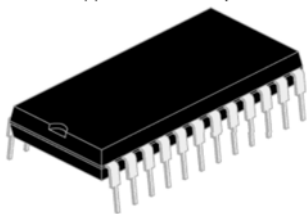


**K561IE15** - КМОП-счетчик с программируемым коэффициентом деления (от 3 до 21327).



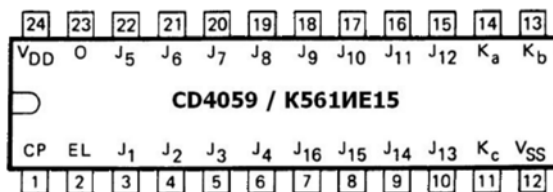
Корпус: DIP-24W

• Аналог: **CD4059AE, KA561IE15A.**

**Назначение выводов K561IE15:**

1	CP	Тактовый вход (С)
2	EL	Вход загрузки
3	J1	Входы установки коэффициента деления
4	J2	
5	J3	
6	J4	
7	J16	
8	J15	
9	J14	
10	J13	
11	Kc	Вход установки режима (модуля)
12	Vss	Общий (GND)
13	Kb	Входы установки режима (модуля)
14	Ka	
15	J12	Входы установки коэффициента деления
16	J11	
17	J10	
18	J9	
19	J8	
20	J7	
21	J6	
22	J5	
23	Out	Выход
24	Vdd	Питание (+U)

**Расположение выводов K561IE15:**



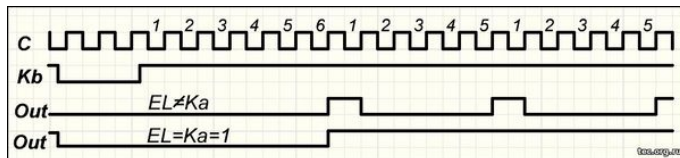
Микросхема позволяет иметь несколько вариантов задания коэффициента деления, диапазон изменения его составляет от 3 до 21327. Здесь будет рассмотрен наиболее простой и удобный вариант, для которого, однако, максимально возможный коэффициент деления составляет 16659. Для этого варианта на вход Kc следует постоянно подавать лог. 0.

Входам установки коэффициента деления присваиваются следующие веса:

J1	J2	J3	J4	J5	J6	J7	J8	J9	J10	J11	J12	J13	J14	J15	J16
1	2	4	8	10	20	40	80	100	200	400	800	1000	2000	4000	8000

Вход Kb служит для установки начального состояния счетчика, которая происходит за три периода входных импульсов при подаче на вход Kb лог. 0. После подачи лог. 1 на вход Kb начинается работа счетчика в режиме деления частоты. Коэффициент деления частоты при подаче лог. 0 на входы EL и Ka равен 10000 и не зависит от сигналов, поданных на входы J1-J16.

Если на входы EL и Ka подать различные входные сигналы (лог.0 и лог. 1 или лог. 1 и лог. 0), коэффициент деления частоты входных импульсов определится двоично-десятичным кодом, поданным на входы J1-J16 (1-8000). Для примера на рисунке ниже показана временная диаграмма работы микросхемы в режиме деления на 5, для обеспечения которого на входы J1 и J3 следует подать лог. 1, на входы J2, J4-J16 - лог. 0 (K1 не равно EL).



Длительность выходных импульсов положительной полярности равна периоду входных импульсов, фронты и спады выходных импульсов совпадают со спадами входных импульсов отрицательной полярности.

Как видно из временной диаграммы, первый импульс на выходе микросхемы появляется по спаду входного импульса с номером, на единицу большим коэффициента деления.

При подаче лог. 1 на входы EL и Ka осуществляется режим однократного счета. При подаче на вход Kb лог. 0 на выходе микросхемы появляется лог. 0. Длительность импульса начальной установки на входе Kb должна быть, как и в режиме деления частоты, не менее трех периодов входных импульсов. После окончания на входе Kb импульса начальной установки начнется счет, который будет происходить по спадам входных импульсов отрицательной полярности. После окончания импульса с номером, на единицу большим кода, установленного на входах J1-J16, лог. 0 на выходе изменится на лог. 1, после чего изменяться не будет (K1 = EL = 1). Для очередного запуска необходимо на вход Kb вновь подать импульс начальной установки.

Данный режим работы микросхемы подобен работе ждущего мультивибратора с цифровой установкой длительности импульса, следует только помнить, что в длительность входного импульса входит длительность импульса начальной установки и, сверх того, еще один период входных импульсов.

Если после окончания формирования выходного сигнала в режиме однократного счета на вход Ka подать лог. 0, микросхема перейдет в режим деления входной частоты, причем фаза выходных импульсов будет определяться импульсом начальной установки, поданным ранее в режиме однократного счета. Как уже указывалось выше, микросхема может обеспечить фиксированный коэффициент деления частоты, равный 10000, если на входы EL и Ka подать лог. 0. Однако после импульса начальной установки, поданного на вход Kb, первый выходной импульс появится после подачи на вход CP импульса с номером, на единицу большим кода, установленного на входах 1-8000 (J1-J16). Все последующие выходные импульсы будут появляться через 10000 периодов входных импульсов после начала предыдущего.

На входах J1-J4 (1-8) допустимые сочетания входных сигналов должны соответствовать двоичному эквиваленту десятичных чисел от 0 до 9. На входах J5-J16 (10-8000) допустимы произвольные сочетания, то есть возможна подача на каждую декаду кодов чисел от 0 до 15. В результате максимально возможный коэффициент деления K составит:

$$K = 15000 + 1500 + 150 + 9 = 16659.$$

Микросхема может найти применение в синтезаторах частоты, электромузыкальных инструментах, программируемых реле времени, для формирования точных временных интервалов в работе различных устройств.

**Таблица программирования микросхемы K561IE15**  
( задание коэффициента пересчета)

Выбор модуля	Первая секция счёта				Последняя секция счёта				Коэффициент пересчёта	
	Ka	Kb	Kc	J-пп	J-пп	J-пп	J-пп	Объёмный	Расширенный	
1	1	1	2	1	J1	8	7	J2,J3,J4	15999	17331
0	1	1	4	3	J1,J2	4	3	J3,J4	15999	18663
1	0	1	5#	4	J1,J2,J3	2	1	J4	9999	13329
0	0	1	8	7	J1,J2,J3	2	1	J4	15999	21327

1	1	0	10	9	J1,J2,J3,J4	1	0	-	9999	16659
X	0	0			MASTER PRESET			MASTER PRESET	-	-

0 - низкий уровень, 1 - высокий уровень, X - произвольное состояние.

**Основные параметры K561IE15:**  
(при  $t = +25^{\circ}\text{C}$ )

Параметр	Min	Max	Режим. измерения
Напряжение питания	3V	12V	рекомендуемое
	3V	15V	допустимое
Ток потребления статический		10 $\mu\text{A}$	Uпит=5V
		20 $\mu\text{A}$	Uпит=10V
		500 $\mu\text{A}$	Uпит=15V
Входной ток низкого/высокого уровня		$\pm 1\mu\text{A}$	
Выходное напряжение низкого уровня		0,05V	
Выходное напряжение высокого уровня	Uпит-0,05V		
Максимальный выходной ток низкого уровня	2mA		Uпит=5V Uвых=0,4V
	4mA		Uпит=10V Uвых=0,5V
Максимальный выходной ток высокого уровня	1,6mA		Uпит=5V Uвых=2,5V
	0,4mA		Uпит=5V Uвых=4,6V
	0,9mA		Uпит=10V Uвых=9,5V
Время задержки распространения сигнала		360nS	Uп=5V
		180nS	Uп=10V
Тактовая частота		1,5MHz	Uп=5V
		3MHz	Uп=10V
Длительность тактового импульса	200nS		Uп=5V
	100nS		Uп=10V
Корпус		239.24-1 (DIP-24W)	
Диапазон температур	-55 $^{\circ}\text{C}$	+125 $^{\circ}\text{C}$	

**Структурная схема микросхемы K561IE15:**

